

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-173794

(43)Date of publication of application : 23.06.2000

(51)Int.Cl.

H05B 41/282

H02M 3/155

(21)Application number : 10-347647

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 07.12.1998

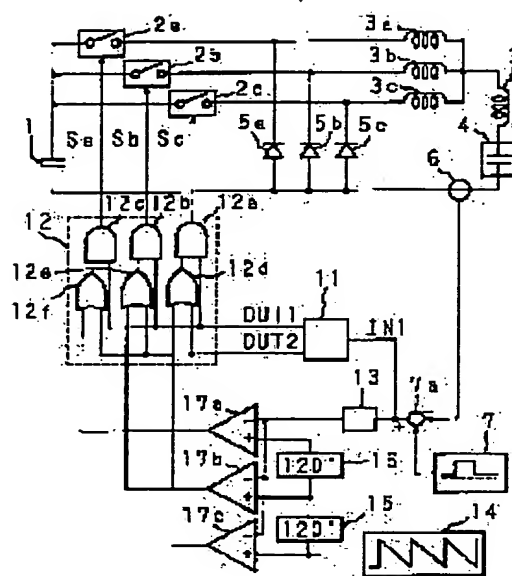
(72)Inventor : YABUUCHI MASATAKA

## (54) POWER CIRCUIT

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a power circuit wherein the rising and falling of its output current which varies stepwise are fast and ripples on the output current is small.

**SOLUTION:** This power circuit is provided with a D.C. power supply or capacitor 1, multiple series circuits which are connected in parallel with one another comprising switch circuits 2a-2c and reactors 3a-3c, and constitute loop circuits including the D.C. power supply or capacitor 1 and a load 4, multiple free-wheel diodes 5a-5c connected in parallel with the load 4 and the reactors 3a-3c, respectively, a current detector 6 for detecting the current flowing through the load 4, a deviation inputting unit 7a for computing the deviation of the current value detected by the current detector 6 from a given control directing value, and on/off control means 11, 12, 13, 17a-17c for controlling the turning-on/off of the switch circuits 2a-2c and for simultaneously controlling the turning-on or the turning-off of the switch circuits 2a-2c, based on the deviation value computed by the deviation computing unit 7a.



## LEGAL STATUS

[Date of request for examination] 17.01.2001

[Date of sending the examiner's decision of rejection] 14.12.2004

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(11)特許出願公開番号

特開2000-173794

(P2000-173794A)

(43)公開日 平成12年6月23日(2000.6.23)

(51) Int.Cl.7

識別記号

FI

テーマコート\* (参考)

H O 5 B 41/282

H05B 41/29

B 3K072

H0 2M 3/155

H0 2M 3/155

W 5H730

審査請求 未請求 請求項の数 4 OL (全 10 頁)

(21)出願番号

特願平10-347647

(22) 出願日

平成10年12月7日(1998.12.7)

(71)出國人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 藪内 正隆

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100078868

弁理士 河野 登夫

Fターム(参考) 3K072 AA10 AA19 AC20 BA03 BC01

EB06 GB03 GC04 HA10

5H730 AS11 BB13 BB57 BB82 EE10

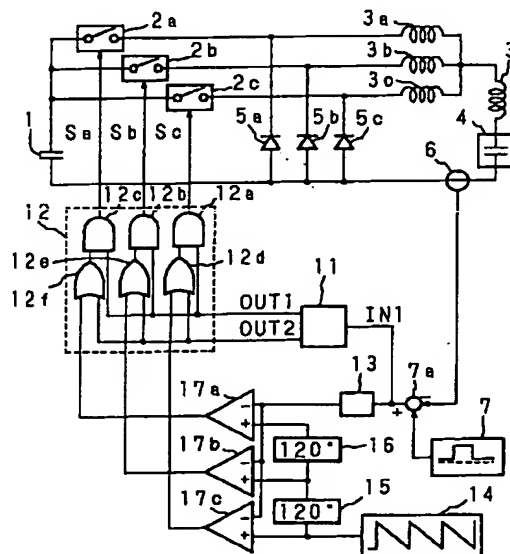
FD31 FF02

(54) 【発明の名称】 電源回路

(57) 【要約】

【課題】 ステップ状に変化する出力電流の立ち上がり及び立ち下がりが速く、出力電流のリプルが小さい電源回路の提供。

【解決手段】 直流電源又はコンデンサ１と、直流電源又はコンデンサ１と負荷４とを含めたループ回路をなすべき、スイッチ回路２ａ～２ｃ及びリアクトル３ａ～３ｃからなる複数の並列に接続された直列回路と、負荷４及びリアクトル３ａ～３ｃに並列にそれぞれ接続すべき複数のフリーホイールダイオード５ａ～５ｃと、負荷４に流れる電流を検出する電流検出器６と、与えられた制御指令値と電流検出器６が検出した電流値との偏差を演算する偏差演算器７ａと、偏差演算器７ａが演算した偏差に基づき、スイッチ回路２ａ～２ｃをオン／オフ制御し、また、スイッチ回路２ａ～２ｃを同時にオン制御又はオフ制御するオン／オフ制御手段１１、１２、１３、１７ａ～１７ｃとを備えている。



1:コンデンサ

## 11: レベル判定器

2a~2c:スイッチ回路

#### 14: 鋸齒狀波発生器

3.3a~3c:  
7a: 假羊澳岸群

## 20:デザイン判定器

## 【特許請求の範囲】

【請求項1】 直流電源又はコンデンサと、該直流電源又はコンデンサと負荷とを含めたループ回路をなすべき、スイッチ回路及びリアクトルからなる複数の並列に接続された直列回路と、前記負荷及びリアクトルに並列にそれぞれ接続すべき複数のフリーホイールダイオードと、前記負荷に流れる電流を検出する電流検出器と、与えられた制御指令値と該電流検出器が検出した電流値との偏差を演算する偏差演算器と、該偏差演算器が演算した偏差に基づき、前記スイッチ回路をオン／オフ制御し、前記偏差に基づき、前記スイッチ回路を同時にオン制御又はオフ制御するオン／オフ制御手段とを備え、前記負荷に流す電流をステップ状に増減制御すべくなしてあることを特徴とする電源回路。

【請求項2】 オン／オフ制御手段は、偏差演算器が演算した偏差の大小を判定する判定手段を有し、該判定手段が、前記偏差は所定の範囲内にあると判定したときは、前記偏差に応じて、互いに位相が異なる同一周期でスイッチ回路をオン／オフ制御し、前記判定手段が、前記偏差は所定の範囲外にあると判定したときは、前記スイッチ回路を同時にオン制御又はオフ制御する請求項1記載の電源回路。

【請求項3】 オン／オフ制御手段は、偏差演算器が演算した偏差を積分する積分演算器と、前記偏差に所定のゲインを乗算する比例演算器と、前記積分演算器が積分した積分信号と前記比例演算器が乗算した乗算信号とを加算し制御信号として出力する加算器と、所定周期の三角波信号又は鋸波信号を出力する三角波信号出力器と、該三角波信号出力器が出力した信号と前記加算器が出力した制御信号とを比較する比較器と、該比較器の比較結果に応じてスイッチ回路をオン／オフ制御するオン／オフ制御回路とを有する請求項1記載の電源回路。

【請求項4】 オン／オフ制御手段は、比例演算器が乗算した乗算信号の大小を判定する判定手段と、該判定手段が該乗算信号は第1の所定値より大きいと判定したときは、予め設定してある第1設定値を制御信号として出力する第1設定値出力手段と、前記判定手段が前記乗算信号は第1の所定値より小さい第2の所定値より小さいと判定したときは、予め設定してある第2設定値を制御信号として出力する第2設定値出力手段とを更に備え、比較器は、三角波信号出力器が出力した信号と第1又は第2設定値出力手段が出力した制御信号とを比較する請求項3記載の電源回路。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、例えば、YAGレーザを励起する為のアークランプ又はフラッシュランプ等へ給電する電源回路に関するものである。

【0002】

【従来の技術】 図8は、例えば、特開平5-21176 50

5号公報に記載されている従来の電源回路の構成を示すブロック図である。この電源回路は、コンデンサ1の正側端子がスイッチ回路2の一方の端子に接続され、スイッチ回路2の他方の端子がリアクトル3の一方の端子とフリーホイールダイオード5のカソードとの接続されている。リアクトル3の他方の端子は、負荷であるランプ4の一方の端子に接続され、ランプ4の他方の端子は、ランプ4に流れる電流を検出する電流検出器6を介して、ダイオード5のアノードとコンデンサ1の負側端子とに接続されている。

【0003】 電流検出器6が検出した電流値は、比較器8の反転入力端子に与えられ、比較器8の非反転入力端子には、電流指令発生器7の電流指令値が与えられる。比較器8の出力端子は、フリップフロップ10のD入力端子に接続され、フリップフロップ10のT入力端子には、クロック回路9から基準クロックが与えられる。フリップフロップ10のQ出力端子は、スイッチ回路2のオン／オフ制御端子に接続されている。

【0004】 以下に、このような構成の電源回路の動作を、それを示す図9のタイミングチャートを参照しながら説明する。電流検出器6の検出電流値が、(a)に示すように、電流指令発生器7の電流指令値より小さいとき、比較器8の出力信号はHレベルとなり、フリップフロップ10のQ出力信号は、(b)に示すように、(c)に示す基準クロックの立ち上がりに同期して、Hレベルとなった後保持され、スイッチ回路2はオン状態となる。

【0005】 一方、電流検出器6の検出電流値が、

(a)に示すように、電流指令発生器7の電流指令値より大きいとき、比較器8の出力信号はLレベルとなり、フリップフロップ10のQ出力信号は、(b)に示すように、(c)に示す基準クロックの立ち上がりに同期して、Lレベルとなった後保持され、スイッチ回路2はオフ状態となる。

【0006】 スwitch回路2がオンのとき、コンデンサ1、スイッチ回路2、リアクトル3、ランプ4から構成されるループ回路は閉じている。このとき、ダイオード5は逆バイアスとなりオフ状態である。ランプ4の内部抵抗が小さければ、コンデンサ1は、上記ループ回路が閉じることにより放電し、ランプ4に流れる電流(=電流検出器6の検出電流(a))は、ループ回路の時定数に従って増加し続ける。一方、スイッチ回路2がオフのとき、上記ループ回路は開き、リアクトル3に流れる電流が減少するので、その減少を打ち消す方向にリアクトル3に誘導起電力が生じ、リアクトル3、ランプ4及びダイオード5のループ回路に、ダイオードの順方向の電流が流れる。この電流は、このループ回路の時定数に従って減少し続ける。

【0007】 (a)に示すように、電流指令発生器7の電流指令値は、ステップ状に変化し、その変化に応じ

て、電流検出器6の検出電流は、リップルを伴って制御される。リップルは、比較器8及びフリップフロップ10によりスイッチ回路2のオン／オフ動作を生じさせ、電流指令発生器7の電流指令値を中心に増減を繰り返す。リアクトル3のインダクタンス値を $L$ 、ランプ4の抵抗値を $R$ 、コンデンサ1の両端電圧を $E$ とすると、ランプ4に流れる電流（ランプ電流）の変化率は、増加時に $(E - IR) / L$ の値、減少時に $R / L$ の値にそれぞれ比例する。つまり、回路中のインダクタンスが小さい程、ランプ電流の変化率が大きくなる。

【0008】

【発明が解決しようとする課題】従来の電源回路では、ランプ電流の低リップル化と、電流の立ち上がり時間及び立ち下がり時間の短縮とを両立させることは困難であった。即ち、ランプ電流のリップルを小さくしたい場合は、リアクトル3のインダクタンスを大きくして、電流変化率を下げれば良いが、電流の立ち上がり時間及び立ち下がり時間は増大する。

【0009】別の方法として、クロック周波数を上げ、スイッチ回路2のスイッチング回数を多くすることが考えられるが、スイッチ回路2に、高速性能を有しスイッチング損失が小さいものが必要となる。しかし、ランプの消費電力が大きい場合、スイッチング損失を小さくすることは困難であり、また、スイッチング回数を多くすることにも限界がある。

【0010】一方、ステップ状に変化する、電流指令発生器7の電流指令値に対して、ランプ電流の立ち上がり及び立ち下がりの応答を高速化したい場合、リアクトル3のインダクタンス値 $L$ を下げるか、コンデンサ1の充電電圧を上げることにより、電流変化率を大きくする必要がある。しかし、リップルが大きくなる為、リアクトル3のインダクタンス値 $L$ を小さくすることは出来ず、例えば、数msの短いパルス幅の電流を得たい場合に、ランプ電流の立ち上がり時間及び立ち下がり時間を無視することが出来ず、ランプへの有効な電流有効値を得ることが出来ない問題があった。

【0011】また、リップルを大きくする場合、ランプの劣化を促進し寿命に悪影響を及ぼす虞れがあり、ランプの保守の面でも問題があった。本発明は、上述したような事情に鑑みてなされたものであり、ステップ状に変化する出力電流の立ち上がり及び立ち下がり時間が速く、出力電流のリップルが小さい電源回路を提供することを目的とする。

【0012】

【課題を解決するための手段】第1発明に係る電源回路は、直流電源又はコンデンサと、該直流電源又はコンデンサと負荷とを含めたループ回路をなすべき、スイッチ回路及びリアクトルからなる複数の並列に接続された直列回路と、前記負荷及びリアクトルに並列にそれぞれ接続すべき複数のフリーホイールダイオードと、前記

負荷に流れる電流を検出する電流検出器と、与えられた制御指令値と該電流検出器が検出した電流値との偏差を演算する偏差演算器と、該偏差演算器が演算した偏差に基づき、前記スイッチ回路をオン／オフ制御し、前記偏差に基づき、前記スイッチ回路を同時にオン制御又はオフ制御するオン／オフ制御手段とを備え、前記負荷に流す電流をステップ状に増減制御すべくしてあることを特徴とする。

【0013】第2発明に係る電源回路は、オン／オフ制御手段は、偏差演算器が演算した偏差の大小を判定する判定手段を有し、該判定手段が、前記偏差は所定の範囲内にあると判定したときは、前記偏差に応じて、互いに位相が異なる同一周期でスイッチ回路をオン／オフ制御し、前記判定手段が、前記偏差は所定の範囲外にあると判定したときは、前記スイッチ回路を同時にオン制御又はオフ制御することを特徴とする。

【0014】第3発明に係る電源回路は、オン／オフ制御手段は、偏差演算器が演算した偏差を積分する積分演算器と、前記偏差に所定のゲインを乗算する比例演算器と、前記積分演算器が積分した積分信号と前記比例演算器が乗算した乗算信号とを加算し制御信号として出力する加算器と、所定周期の三角波信号又は鋸歯信号を出力する三角波信号出力器と、該三角波信号出力器が出力した信号と前記加算器が出力した制御信号とを比較する比較器と、該比較器の比較結果に応じてスイッチ回路をオン／オフ制御するオン／オフ制御回路とを有することを特徴とする。

【0015】第4発明に係る電源回路は、オン／オフ制御手段は、比例演算器が乗算した乗算信号の大小を判定する判定手段と、該判定手段が該乗算信号は第1の所定値より大きいと判定したときは、予め設定してある第1設定値を制御信号として出力する第1設定値出力手段と、前記判定手段が前記乗算信号は第1の所定値より小さい第2の所定値より小さいと判定したときは、予め設定してある第2設定値を制御信号として出力する第2設定値出力手段とを更に備え、比較器は、三角波信号出力器が出力した信号と第1又は第2設定値出力手段が出力した制御信号とを比較することを特徴とする。

【0016】

【発明の実施の形態】以下に、本発明の実施の形態を、それを示す図面に基づき説明する。

実施の形態1. 図1は、第1、2発明に係る電源回路の実施の形態の構成を示すブロック図である。この電源回路は、スイッチ回路2a及びリアクトル3aの直列回路と、スイッチ回路2b及びリアクトル3bの直列回路と、スイッチ回路2c及びリアクトル3cの直列回路とからなる並列回路が、コンデンサ1の正側端子とリアクトル3の一方の端子との間に接続されている。リアクトル3の他方の端子は、負荷であるランプ4の一方の端子に接続され、ランプ4の他方の端子は、ランプ4に流れ

る電流を検出する電流検出器6を介して、コンデンサ1の負側端子に接続されている。

【0017】スイッチ回路2a及びリアクトル3aの接続点には、フリーホイールダイオード5aのカソードが接続され、そのアノードは、コンデンサ1の負側端子に接続されている。スイッチ回路2b及びリアクトル3bの接続点には、フリーホイールダイオード5bのカソードが接続され、そのアノードは、コンデンサ1の負側端子に接続されている。スイッチ回路2c及びリアクトル3cの接続点には、フリーホイールダイオード5cのカ

ソードが接続され、そのアノードは、コンデンサ1の負側端子に接続されている。

【0018】電流検出器6が検出した電流値は、偏差演算器7aに与えられ、偏差演算器7aは、電流指令発生器7から与えられた電流指令値と電流検出器6が検出した電流値との偏差(制御偏差)を演算し、演算した制御偏差を制御偏差判定器11(オン/オフ制御手段)と制御器13(オン/オフ制御手段)とに与える。制御偏差判定器11(レベル判定器)の出力端子OUT1は、AND回路12a、12b、12cの各一方の入力端子に接続され、出力端子OUT2は、OR回路12d、12e、12fの各一方の入力端子に接続され、OR回路12d、12e、12fの出力端子は、それぞれAND回路12a、12b、12cの他方の入力端子に接続されている。

【0019】制御器13の出力端子は、比較器17a、17b、17c(オン/オフ制御手段)の各反転入力端子に接続され、比較器17cの非反転入力端子には、鋸波発生器14(オン/オフ制御手段)が発生した鋸波信号が与えられる。比較器17bの非反転入力端子には、位相変換回路15(オン/オフ制御手段)により、鋸波発生器14(鋸歯状波発生器)が発生した鋸波信号から120°遅延させられた鋸波信号が与えられ、比較器17aの非反転入力端子には、位相変換回路15が120°遅延させた鋸波信号を、位相変換回路16(オン/オフ制御手段)が更に120°遅延させた鋸波信号が与えられる。比較器17a、17b、17cの出力端子は、それぞれAND回路12c、12b、12aの他方の入力端子に接続され、AND回路12c、12b、12aの出力端子は、それぞれスイッチ回路2a、2b、2cの

オン/オフ制御端子に接続されている。

【0020】以下に、このような構成の電源回路の動作を説明する。スイッチ回路2aがオンのとき、コンデンサ1、スイッチ回路2a、リアクトル3a、リアクトル3、ランプ4から構成されるループ回路は閉じている。このとき、ダイオード5a(フリーホイールダイオード)は逆バイアスとなりオフ状態である。ランプ4の内部抵抗が小さければ、コンデンサ1は、上記ループ回路が閉じることにより放電し、ランプ4に流れる電流は、ループ回路の時定数に従って増加し続ける。

【0021】一方、スイッチ回路2aがオフのとき、上記ループ回路は開き、リアクトル3a、3に流れる電流が減少するので、その減少を打ち消す方向にリアクトル3a、3に誘導起電力が生じ、リアクトル3a、3、ランプ4及びダイオード5aのループ回路に、ダイオード5aの順方向の電流が流れる。この電流は、スイッチ回路2aがオフしたときに流れていた電流値を初期値として、このループ回路の時定数に従って減少し続ける。上述したコンデンサ1、スイッチ回路2a、リアクトル3a、3、ランプ4及びダイオード5aの動作は、コンデンサ1、スイッチ回路2b、リアクトル3b、3、ランプ4及びダイオード5bの場合、及びコンデンサ1、スイッチ回路2c、リアクトル3c、3、ランプ4及びダイオード5cの場合でも同様である。

【0022】スイッチ回路2a、2b、2cは、その各オン/オフ動作を同一周期で互いに均等に異なる位相で行うことにより、多相多重チョッパ回路として作動する。多相多重チョッパ回路では、従来の技術で説明した単相チョッパ回路に比較して、電流リップルが相数の2乗に反比例して小さくなることは周知である。本実施の形態では、スイッチ回路2a、2b、2cの各オン/オフ動作は、互いに位相が120°異なり3相であるから、電流リップルは1/9となり、電流リップルが小さい細かい電流制御が可能となる。

【0023】図2は、本実施の形態の電流制御回路の、電流指令発生器7からの電流指令値が大きい直流波形である場合の動作を示すタイミングチャートである。電流指令値が大きい場合、スイッチ回路2a、2b、2cの各オン時間は長くなる。図3は、本実施の形態の電流制御回路の、電流指令発生器7からの電流指令値が小さい直流波形である場合の動作を示すタイミングチャートである。電流指令値が小さい場合、スイッチ回路2a、2b、2cの各オン時間は短くなる。

【0024】制御偏差判定器11は、入力された制御偏差IN1、即ち電流指令発生器7が出力した電流指令値から、電流検出器6が検出した電流値を差し引いた値が、判定レベル-dVより小さいときは、出力端子OUT1、OUT2からの出力信号をLレベルとする。制御偏差判定器11は、制御偏差IN1値が、判定レベル-dVより大きく、判定レベル+dVより小さいときは、出力端子OUT1からの出力信号をHレベル、出力端子OUT2からの出力信号をLレベルとする。制御偏差判定器11は、制御偏差IN1値が、判定レベル+dVより大きいときは、出力端子OUT1、OUT2からの出力信号をHレベルとする。

【0025】図4は、本実施の形態の電流制御回路の動作を示すタイミングチャートである。以下に、このタイミングチャートを参照しながら、この電流制御回路の動作を説明する。電流指令発生器7が出力した電流指令値が、(a)に示すように、小電流値I1又は大電流値I

2で平坦な波形であり、ランプ4に流れる電流の制御が安定して追従している場合、(b)に示すように、制御偏差IN1が制御偏差判定器11の判定レベル $\pm dV$ の範囲内に収まっていれば、出力端子OUT1からの出力信号はHレベル(g)、出力端子OUT2からの出力信号はLレベルである(f)。

【0026】このとき、AND回路12a~12c及びOR回路12d~12fからなる論理回路12(オン/オフ制御手段)は、比較器17a、17b、17cの各出力信号をそのままスイッチ回路2a、2b、2cの各オン/オフ制御端子に伝える(c)(d)(e)。このとき、例えば、リアクトル3、3a~3cの各インダクタンスを $L/3$ とすると、ランプ4に流れる電流のリップルは、従来例の場合の約 $1/3$ 程度となる。制御偏差IN1は制御器13にも与えられ、制御器13は、与えられた制御偏差IN1が大きい程小さくなるように設定されてある出力信号を、比較器17a、17b、17cの各反転入力端子に与える。

【0027】比較器17a、17b、17cは、与えられた制御器13の出力信号と、鋸波発生器14又は位相変換回路15、16から与えられた、位相が互いに $120^\circ$ 異なる正負振幅を有する鋸波との大小を比較し、その比較結果に応じた出力信号を、OR回路12d、12e、12fに与える。比較器17a、17b、17cの出力信号は、Hレベルとなる期間が、制御偏差IN1が大きい程、長くなるようになっており、鋸波の周期以内である。

【0028】電流指令発生器7が出力した電流指令値が、(a)に示すように、小電流値I1から大電流値I2に変化した場合、制御偏差IN1は最大値が $(I2 - I1)$ となり、制御偏差判定器11の判定レベル $+dV$ を超える(b)。そのとき、制御偏差判定器11の出力端子OUT1からの出力信号はHレベル(g)、出力端子OUT2からの出力信号はLレベルとなる(f)。

【0029】このとき、比較器17a、17b、17cの出力信号に関係なく、論理回路12の各出力はHレベルとなり、スイッチ回路2a、2b、2cは全てオンとなる。その為、コンデンサ1、スイッチ回路2a、リアクトル3a、3及びランプ4の経路、コンデンサ1、スイッチ回路2b、リアクトル3b、3及びランプ4の経路、並びにコンデンサ1、スイッチ回路2c、リアクトル3c、3及びランプ4の経路の全てにおいて、コンデンサ1の放電が行われる。

【0030】この場合、例えば、リアクトル3、3a、3b、3cのインダクタンスを $L/3$ とすると、等価的に $4L/9$ のインダクタンスを通じて、コンデンサ1からランプ4に放電されることになるので、放電経路のインダクタンス値が低くなり、大きな電流変化率により電流値が上昇し続ける。この動作は、制御偏差IN1が制御偏差判定器11の判定レベル $+dV$ より小さくなる迄

継続する。

【0031】制御偏差IN1が制御偏差判定器11の判定レベル $+dV$ より小さくなった時点で、制御偏差IN1は制御偏差判定器11の判定レベル $\pm dV$ の範囲内に収まり、出力端子OUT1からの出力信号はHレベル(g)、出力端子OUT2からの出力信号はLレベルとなる(f)。このとき、論理回路12は、比較器17a、17b、17cの各出力信号をそのままスイッチ回路2a、2b、2cの各オン/オフ制御端子に伝える(c)(d)(e)。

【0032】制御偏差IN1は制御器13にも与えられ、制御器13は、与えられた制御偏差IN1が大きい程小さくなるように設定されてある出力信号を、比較器17a、17b、17cの各反転入力端子に与える。比較器17a、17b、17cは、与えられた制御器13の出力信号と、鋸波発生器14又は位相変換回路15、16から与えられた、位相が互いに $120^\circ$ 異なる正負振幅を有する鋸波との大小を比較し、その比較結果に応じた出力信号を、OR回路12d、12e、12fに与える。

【0033】電流指令発生器7が出力した電流指令値が、(a)に示すように、大電流値I2から小電流値I1に変化した場合、制御偏差IN1は最小値が $-(I2 - I1)$ となり、制御偏差判定器11の判定レベル $-dV$ を下回る(b)。そのとき、制御偏差判定器11の出力端子OUT1からの出力信号はLレベル(g)、出力端子OUT2からの出力信号はHレベルとなる(f)。

【0034】このとき、比較器17a、17b、17cの出力信号に関係なく、論理回路12の各出力はLレベルとなり、スイッチ回路2a、2b、2cは全てオフとなる。その為、リアクトル3a、3、ランプ4及びダイオード5aの経路、リアクトル3b、3、ランプ4及びダイオード5bの経路、並びにリアクトル3c、3、ランプ4及びダイオード5cの経路の全てにおいて、リアクトル3、3a、3b、3cに流れる電流が減少するので、その減少を打ち消す方向にリアクトル3、3a、3b、3cに誘導起電力が生じ、一時的にダイオード5a、5b、5cの順方向に還流電流が流れる。

【0035】この場合、例えば、リアクトル3、3a、3b、3cのインダクタンスを $L/3$ とすると、等価的に $4L/9$ のインダクタンスがランプ4により短絡されることになるので、還流電流の経路のインダクタンス値が低くなり、大きな電流変化率により電流値が減少し続ける。この動作は、制御偏差IN1が制御偏差判定器11の判定レベル $-dV$ より大きくなる迄継続する。

【0036】制御偏差IN1が制御偏差判定器11の判定レベル $-dV$ より大きくなった時点で、制御偏差IN1は制御偏差判定器11の判定レベル $\pm dV$ の範囲内に収まり、出力端子OUT1からの出力信号はHレベル(g)、出力端子OUT2からの出力信号はLレベルと

なり(f)、上述した、制御偏差IN1が判定レベル $\pm dV$ の範囲内に収まるときの電流制御に移行する。

【0037】電流指令発生器7が出力した電流指令値が特に小さい場合、各スイッチ回路2a、2b、2cのオン時間が極めて短くなり、制御偏差IN1に基づく制御器13の出力信号の誤差及び応答遅れが無視できなくなる。この為、各スイッチ回路2a、2b、2cのオン時間が、制御されるべきオン時間より長くなって、ランプ4に流れる電流が電流指令値を大きく超える等、不安定な制御になり易いが、本実施の形態の電源回路では、こ

のようなことを未然に防止することができる。

【0038】図5は、このような動作を示すタイミングチャートである。(a)に示すような小さいリップルにより、各スイッチ回路2a、2b、2cのオン時間

(b)(c)(d)を制御することが出来る。また、制御偏差判定器11の出力端子OUT1からの出力信号

(h)、出力端子OUT2からの出力信号(i)及び比較器17a、17b、17cの出力信号(e)(f)(g)による論理回路12における論理により、その繰り返し周期も小さくすることが出来るので、スイッチング損失も小さくできる。

【0039】以上により、本実施の形態の電源回路によれば、ランプに流れる電流の立ち上がり時及び立ち下がり時にのみ、等価回路上のインダクタンス値を下げる事が出来、電流指令値がステップ状に変化した場合、その変化に高速に従従し、立ち上がり時間及び立ち下がり時間を短縮することが出来る。また、電流指令値が一定値である場合は、その大小に関わらず広範囲の電流値において、リップル分が小さい安定した電流値の制御を行うことが出来る。

【0040】実施の形態2。図6は、第1、3、4発明に係る電源回路の実施の形態の構成を示すブロック図である。この電源回路は、スイッチ回路2a及びリアクトル3aの直列回路と、スイッチ回路2b及びリアクトル3bの直列回路と、スイッチ回路2c及びリアクトル3cの直列回路とからなる並列回路が、コンデンサ1の正側端子とリアクトル3の一方の端子との間に接続されている。リアクトル3の他方の端子は、負荷であるランプ4の一方の端子に接続され、ランプ4の他方の端子は、ランプ4に流れる電流を検出する電流検出器6を介して、コンデンサ1の負側端子に接続されている。

【0041】スイッチ回路2a及びリアクトル3aの接続点には、フリーホイールダイオード5aのカソードが接続され、そのアノードは、コンデンサ1の負側端子に接続されている。スイッチ回路2b及びリアクトル3bの接続点には、フリーホイールダイオード5bのカソードが接続され、そのアノードは、コンデンサ1の負側端子に接続されている。スイッチ回路2c及びリアクトル3cの接続点には、フリーホイールダイオード5cのカソードが接続され、そのアノードは、コンデンサ1の負

側端子に接続されている。

【0042】電流検出器6が検出した電流値は、偏差演算器7aに与えられ、偏差演算器7aは、電流検出器6が検出した電流値と電流指令発生器7から与えられた電流指令値との偏差(制御偏差)を演算し、演算した制御偏差を積分演算器18と比例演算器19とに与える。比例演算器19の出力信号IN2は、(制御)ゲイン判定器20(判定手段)に与えられると共に、加算器7bにより積分演算器18の出力信号と加算され、スイッチ回路23の一方の端子に与えられる。制御ゲイン判定器20の出力信号は、各一方の端子が、予め設定された所定の制御信号V1、V2を出力する信号発生器25、26(第1設定値出力手段、第2設定値出力手段)の各出力端子にそれぞれ接続されたスイッチ回路21、22(第1設定値出力手段、第2設定値出力手段)及びスイッチ回路23の各オン/オフ制御端子に与えられる。

【0043】スイッチ回路21、22、23の各他方の端子は、比較器17a、17b、17cの各反転入力端子に接続され、比較器17cの非反転入力端子には、鋸波発生器14(三角波信号出力器)が発生した鋸波信号が与えられる。比較器17bの非反転入力端子には、位相変換回路15により、鋸波発生器14が発生した鋸波信号から120°遅延させられた鋸波信号が与えられ、比較器17aの非反転入力端子には、位相変換回路15(三角波信号出力器)が120°遅延させた鋸波信号を、位相変換回路16(三角波信号出力器)が更に120°遅延させた鋸波信号が与えられる。比較器17a、17b、17cの出力端子は、それぞれAND回路12c、12b、12aの他方の入力端子に接続され、AND回路12c、12b、12a出力端子は、それぞれスイッチ回路2a、2b、2cのオン/オフ制御端子に接続されている。

【0044】以下に、このような構成の電源回路の動作を、それを示す図7のタイミングチャートを参照しながら説明する。制御ゲイン判定器20は、(c)に示すように、その上限判定レベルであるVMAXを、比例演算器19の出力信号IN2が超えると、スイッチ回路21のみを閉じ、比較器17a、17b、17cの各反転入力端子への入力信号として、制御信号V1を選択する。制御信号V1を鋸波発生器14の最大出力値より大きく設定しておけば(b)、比較器17a、17b、17cの出力信号はLレベルとなり、スイッチ回路2a、2b、2cは全てオフとなる。これにより、電流指令値がステップ状に立ち下がったときの制御動作が行われる(a)。

【0045】制御ゲイン判定器20は、(c)に示すように、その下限判定レベルであるVMINを、比例演算器19の出力信号IN2が下回ると、スイッチ回路22のみを閉じ、比較器17a、17b、17cの各反転入力端子への入力信号として、制御信号V2を選択する。



制御信号V2を鋸波発生器14の最小出力値より小さく設定しておけば(b)、比較器17a、17b、17cの出力信号はHレベルとなり、スイッチ回路2a、2b、2cは全てオンとなる。これにより、電流指令値がステップ状に立ち上がったときの制御動作が行われる(a)。

【0046】制御ゲイン判定器20は、比例演算器19の出力信号IN2が、上限判定レベルVMAX及び下限判定レベルVMINの範囲内にあるときは(c)、スイッチ回路23のみを閉じ、比較器17a、17b、17cの各反転入力端子への入力信号として、比例演算器19の出力信号IN2と積分演算器18の出力信号とが加算された信号を選択し(b)、安定したフィードバック制御を実行できるように調整された制御信号により、電流指令値が一定であるときの制御が行われる(a)。

【0047】また、制御ゲイン判定器20は、電流指令発生器7から与えられた電流指令値が小さく、即ち比例演算器19の出力信号IN2が大きく(c)、スイッチ回路2a、2b、2cのオン時間が極めて短く誤差を生じ易い場合でも、上限判定レベルVMAXを適切な値に設定しておくことにより、スイッチ回路21の開閉動作を安定して行うことが出来る。従って、スイッチ回路2a、2b、2cの極めて短いオン時間の制御を精度良く行うことが出来、ランプ4に不必要に大きなリップル電流を流すことを防止できる。

【0048】以上により、本実施の形態の電源回路によれば、ランプに流れる電流の立ち上がり時及び立ち下がり時にのみ、等価回路上のインダクタンス値を下げる事が出来、電流指令値がステップ状に変化した場合、その変化に高速に追従し、立ち上がり時間及び立ち下がり時間を短縮することが出来る。また、電流指令値が一定値である場合は、その大小に関わらず広範囲の電流値において、リップル分が小さい安定した電流値の制御を行うことが出来る。

【0049】

【発明の効果】第1発明に係る電源回路では、直流電源又はコンデンサと負荷とを含めたループ回路をなすべく、スイッチ回路及びリアクトルからなる複数の直列回路が、互いに並列に接続され、複数のフリーホイールダイオードが、負荷及びリアクトルに並列にそれぞれ接続されている。電流検出器は、負荷に流れる電流を検出し、偏差演算器は、与えられた制御指令値と電流検出器が検出した電流値との偏差を演算する。オン/オフ制御手段は、偏差演算器が演算した偏差に基づき、スイッチ回路をオン/オフ制御し、また、スイッチ回路を同時にオン制御又はオフ制御する。これにより、ステップ状に変化する出力電流の立ち上がり及び立ち下がりが速くなり、出力電流のリップルが小さくなる。

【0050】第2発明に係る電源回路では、オン/オフ制御手段は、判定手段が、前記偏差は所定の範囲内にあ

ると判定したときは、その偏差に応じて、互いに位相が異なる同一周期でスイッチ回路をオン/オフ制御する。オン/オフ制御手段は、判定手段が、前記偏差は所定の範囲外にあると判定したときは、スイッチ回路を同時にオン制御又はオフ制御する。これにより、ステップ状に変化する出力電流の立ち上がり及び立ち下がりが速くなり、出力電流のリップルが小さくなる。

【0051】第3発明に係る電源回路では、オン/オフ制御手段は、積分演算器が、偏差演算器が演算した偏差を積分し、比例演算器が、前記偏差に所定のゲインを乗算する。加算器は、積分演算器が積分した積分信号と比例演算器が乗算した乗算信号とを加算し制御信号として出力する。比較器が、三角波信号出力器が出力した信号と前記加算器が出力した制御信号とを比較し、比較器の比較結果に応じてスイッチ回路をオン/オフ制御する。これにより、ステップ状に変化する出力電流の立ち上がり及び立ち下がりが速くなり、出力電流のリップルが小さくなる。

【0052】第4発明に係る電源回路では、オン/オフ制御手段は、判定手段が、比例演算器が乗算した乗算信号の大きさを判定し、判定手段が、乗算信号は第1の所定値より大きいと判定したときは、第1設定値出力手段が、予め設定してある第1設定値を制御信号として出力する。判定手段が、乗算信号は第1の所定値より小さい第2の所定値より小さいと判定したときは、第2設定値出力手段が、予め設定してある第2設定値を制御信号として出力する。比較器が、三角波信号出力器が出力した信号と第1又は第2設定値出力手段が出力した制御信号とを比較し、比較器の比較結果に応じてスイッチ回路をオン/オフ制御する。これにより、ステップ状に変化する出力電流の立ち上がり及び立ち下がりが速くなり、出力電流のリップルが小さくなる。

【図面の簡単な説明】

【図1】 本発明に係る電源回路の実施の形態の構成を示したブロック図である。

【図2】 本発明に係る電源回路の動作を示すタイミングチャートである。

【図3】 本発明に係る電源回路の動作を示すタイミングチャートである。

【図4】 本発明に係る電源回路の動作を示すタイミングチャートである。

【図5】 本発明に係る電源回路の動作を示すタイミングチャートである。

【図6】 本発明に係る電源回路の実施の形態の構成を示したブロック図である。

【図7】 本発明に係る電源回路の動作を示すタイミングチャートである。

【図8】 従来の電源回路の構成例を示したブロック図である。

【図9】 従来の電源回路の動作を示すタイミングチャ

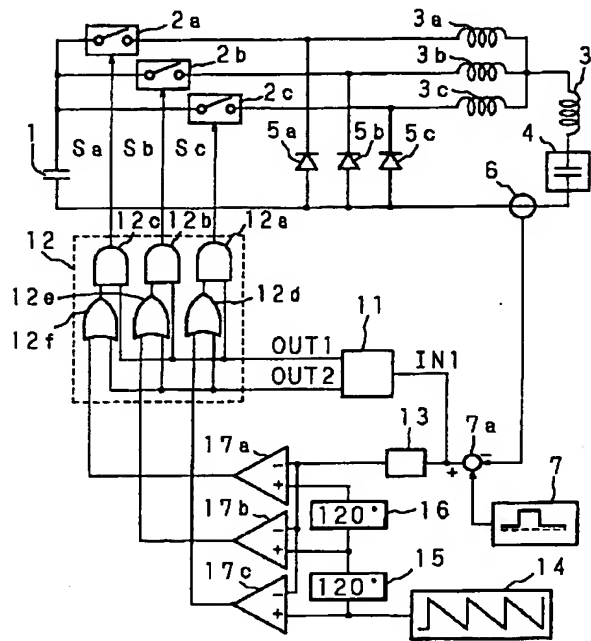
ートである。

【符号の説明】

1 コンデンサ、2 a~2 c スイッチ回路、3、3 a~3 c リアクトル、4 ランプ（負荷）、5 a~5 c フリーホイールダイオード（ダイオード）、7 電流指令発生器、7 a 偏差演算器、7 b 加算器、11 制御偏差判定器（レベル判定器）、12 論理回路（オン／オフ制御手段）、14 鋸波発生器（三角波信号出

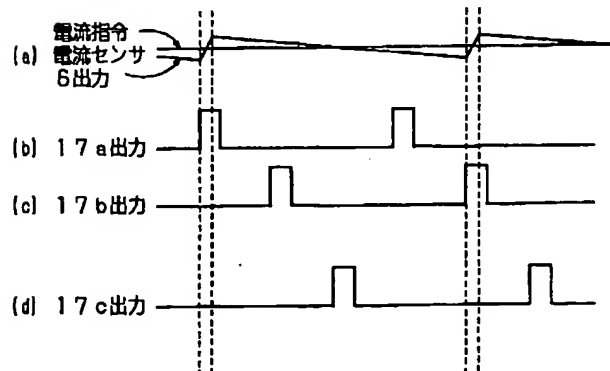
力器、鋸歯状波発生器）、17 a~17 c 比較器（オン／オフ制御手段）、18 積分演算器、19 比例演算器、20 （制御）ゲイン判定器、21 スイッチ回路（第1設定値出力手段）、22 スイッチ回路（第2設定値出力手段）、23 スイッチ回路、25 信号発生器（第1設定値出力手段）、26 信号発生器（第2設定値出力手段）。

【図1】

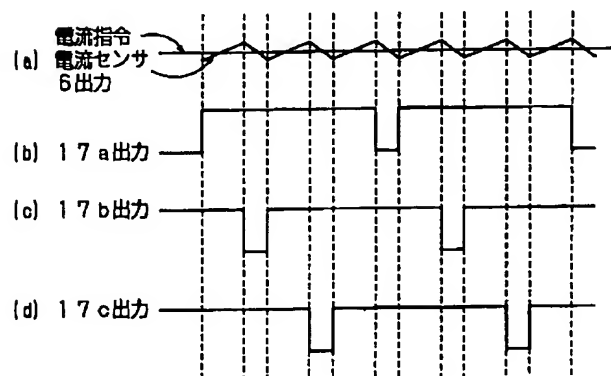


1:コンデンサ  
2 a~2 c:スイッチ回路  
3, 3 a~3 c:リアクトル  
7 a:偏差演算器  
11:レベル判定器  
14:鋸歯状波発生器  
20:ゲイン判定器

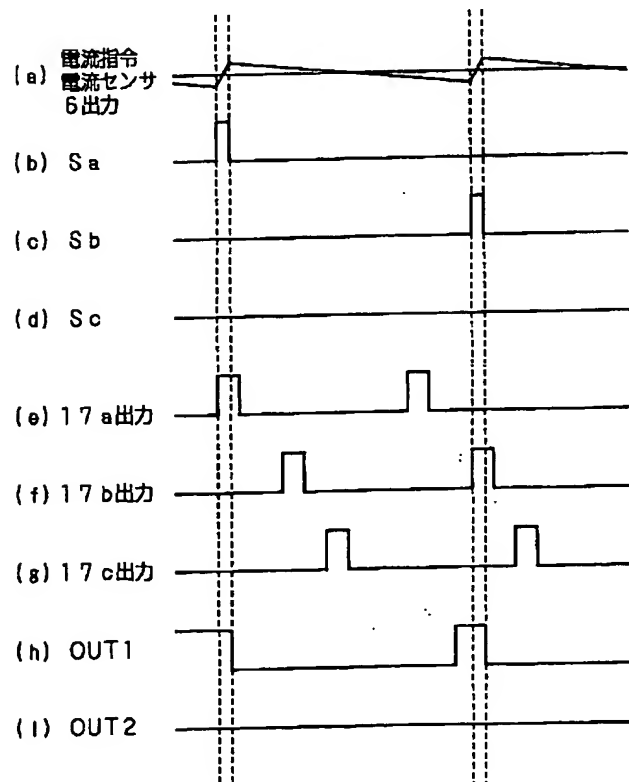
【図3】



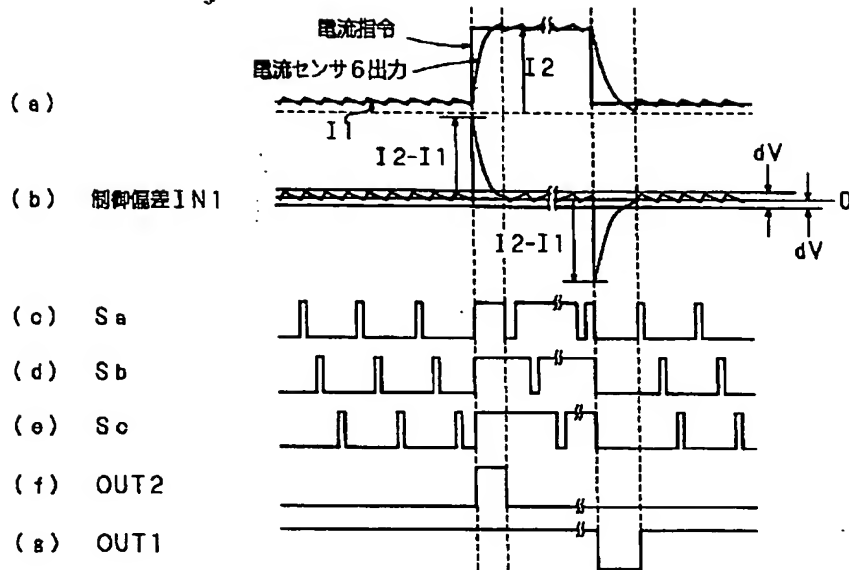
【図2】



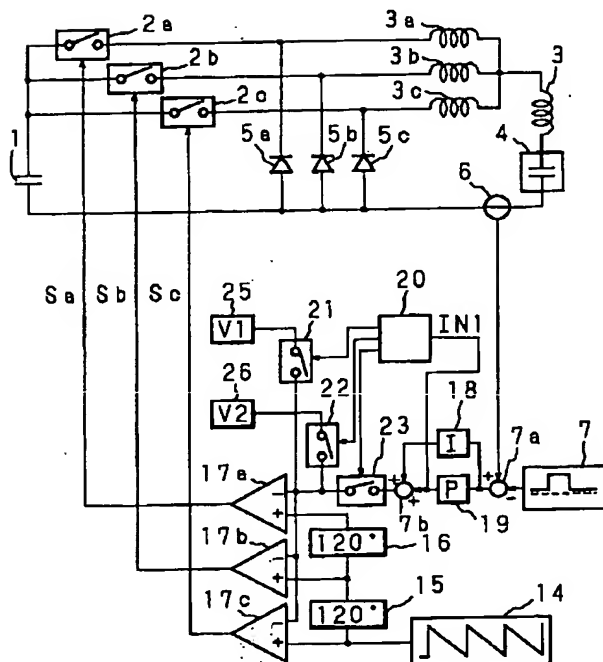
【図5】



【図4】



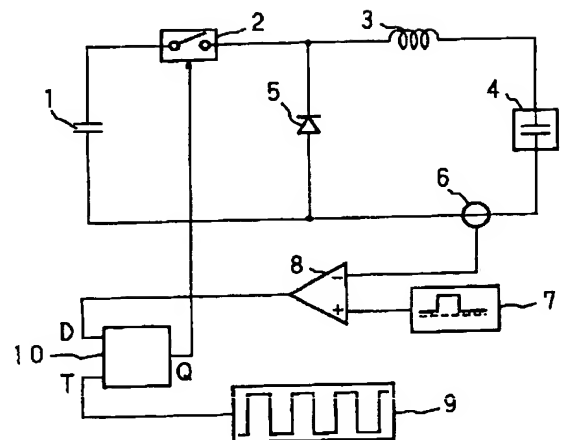
【図6】



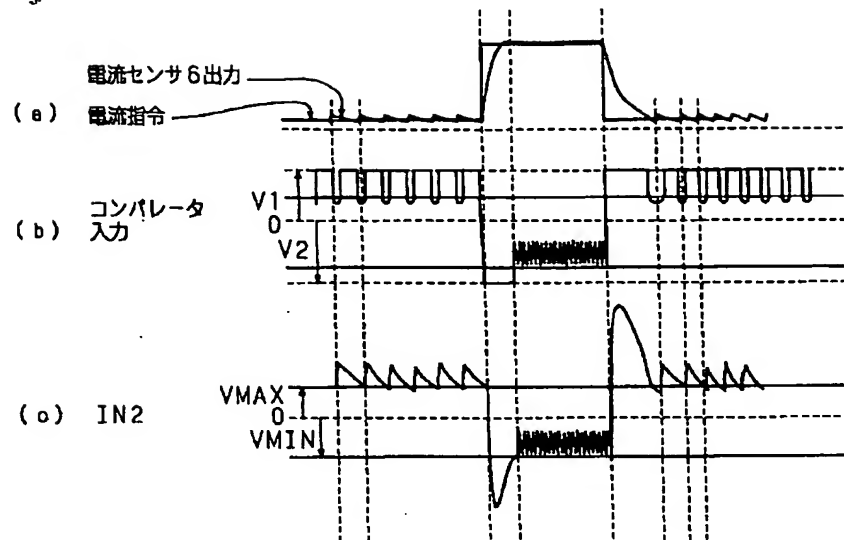
7b: 加算器  
 20: ゲイン判定器  
 21~23: スイッチ回路  
 25, 26: 信号発生器

14: 鋸波発生器  
 18: 積分演算器  
 19: 比例演算器

【図8】



【図7】



【図9】

